

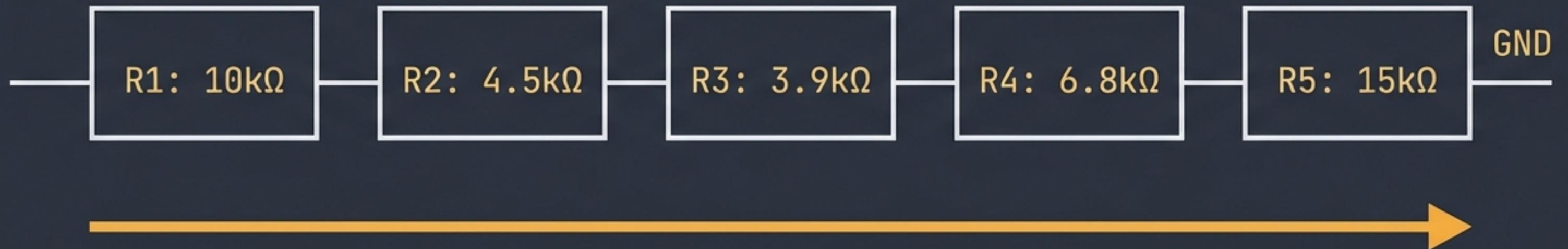
저항 사다리 회로 설계와 ADC 분석



직렬 연결 구조의 전압 분배 및 하드웨어 최적화

회로 아키텍처: 직렬 저항 구성

3.3V (VCC)



시스템 상수: 전체 저항의 합

$$R_{total} = 40.2k\Omega$$

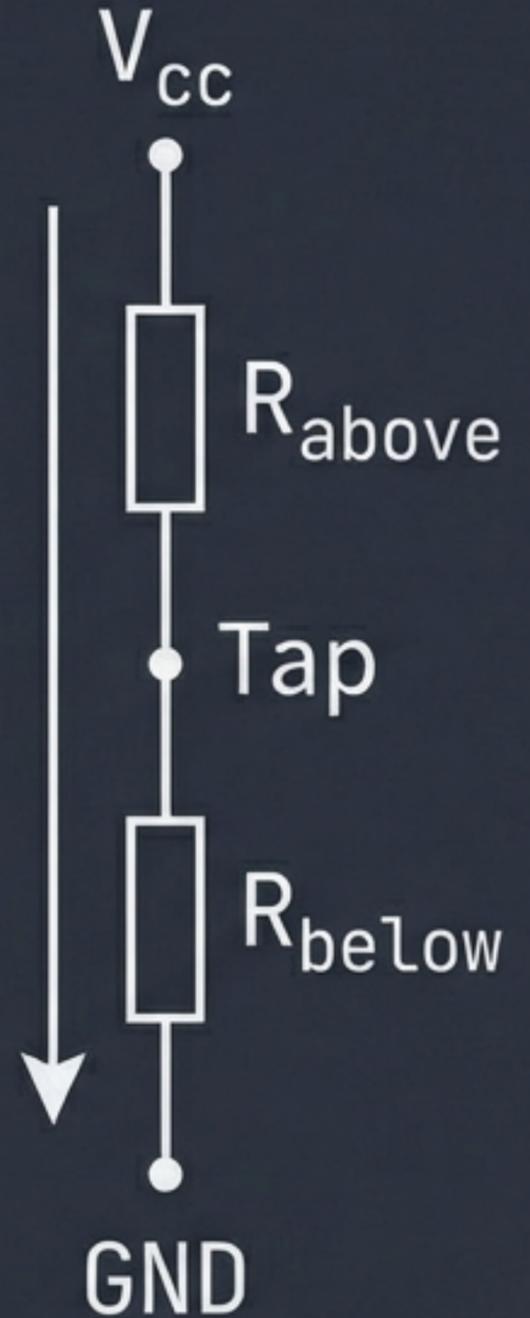
$$10 + 4.5 + 3.9 + 6.8 + 15 = 40.2k\Omega$$

이 값은 전류의 전체 흐름을 결정하며, 모든 노드 전압 계산의 기준(분모)이 됩니다.

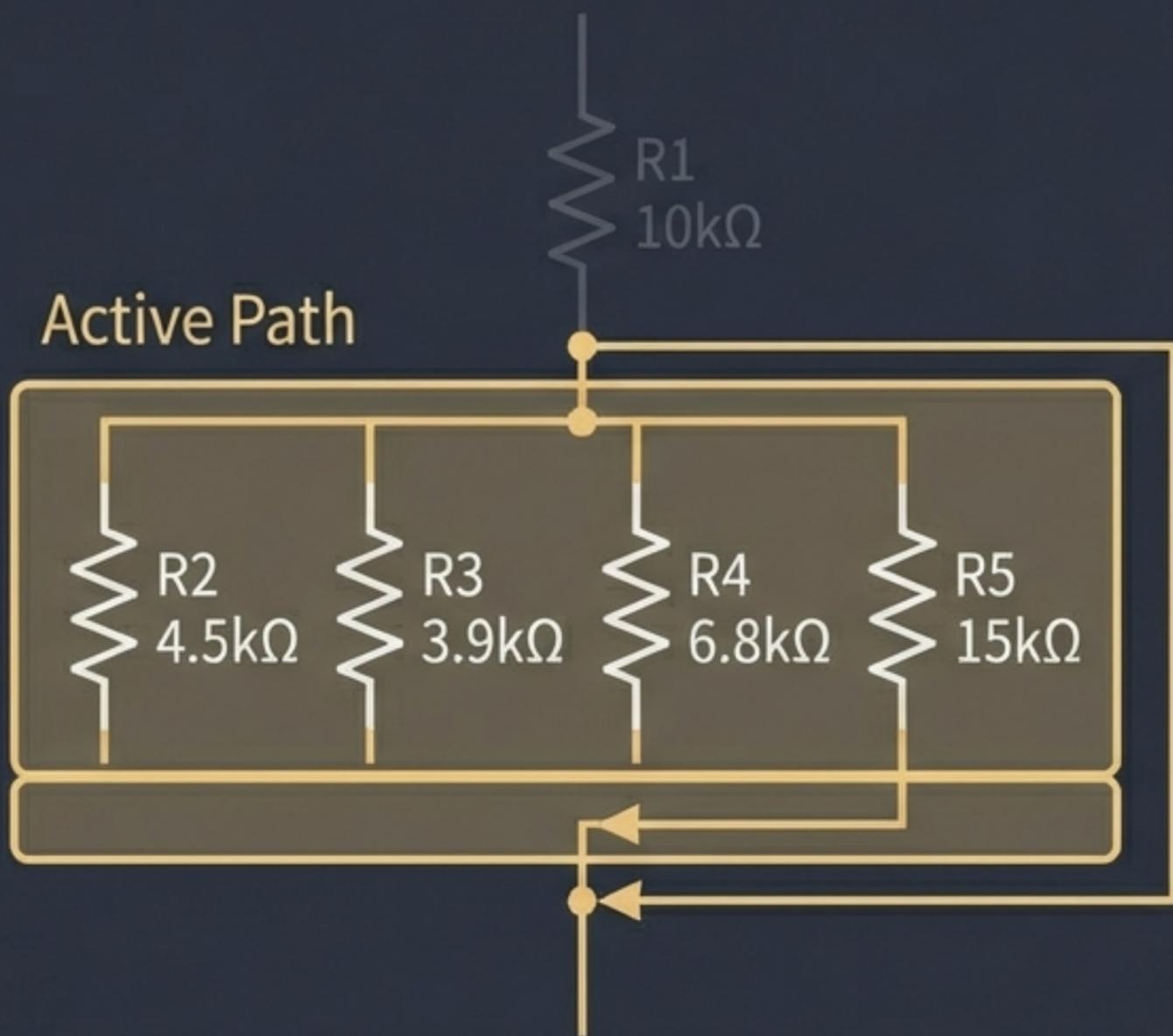
전압 분배 법칙

$$V_{\text{node}} = V_{\text{CC}} \times \left(\frac{\sum R_{\text{below}}}{R_{\text{total}}} \right)$$

- V_{CC} : 3.3V (시스템 전압)
- $\sum R_{\text{below}}$: 측정 노드 하단(GND 방향)에 위치한 모든 저항의 합
- R_{total} : 40.2k Ω



분석: Key 1 (Node 1)



$$3.3V \times \left(\frac{4.5 + 3.9 + 6.8 + 15}{40.2} \right)$$

$$V_{out} = 2.48 \text{ V}$$

$$\text{ADC Value} = 769$$

가장 높은 전압 레벨을 출력하는 첫 번째 노드입니다.

분석: 중간 대역 (Key 2 & Key 3)

Key 2

저항 합 (R_below): $3.9 + 6.8 + 15$

2.11 V

ADC: 654

Key 3

저항 합 (R_below): $6.8 + 15$

1.79 V

ADC: 555



분석: 하위 대역 (Key 4 & Key 5)

Key 4

저항 합 (R_{below}): $15\text{k}\Omega$

1.23 V

ADC: 382

Key 5

저항 합 (R_{below}): 0Ω (GND)

0.000 V

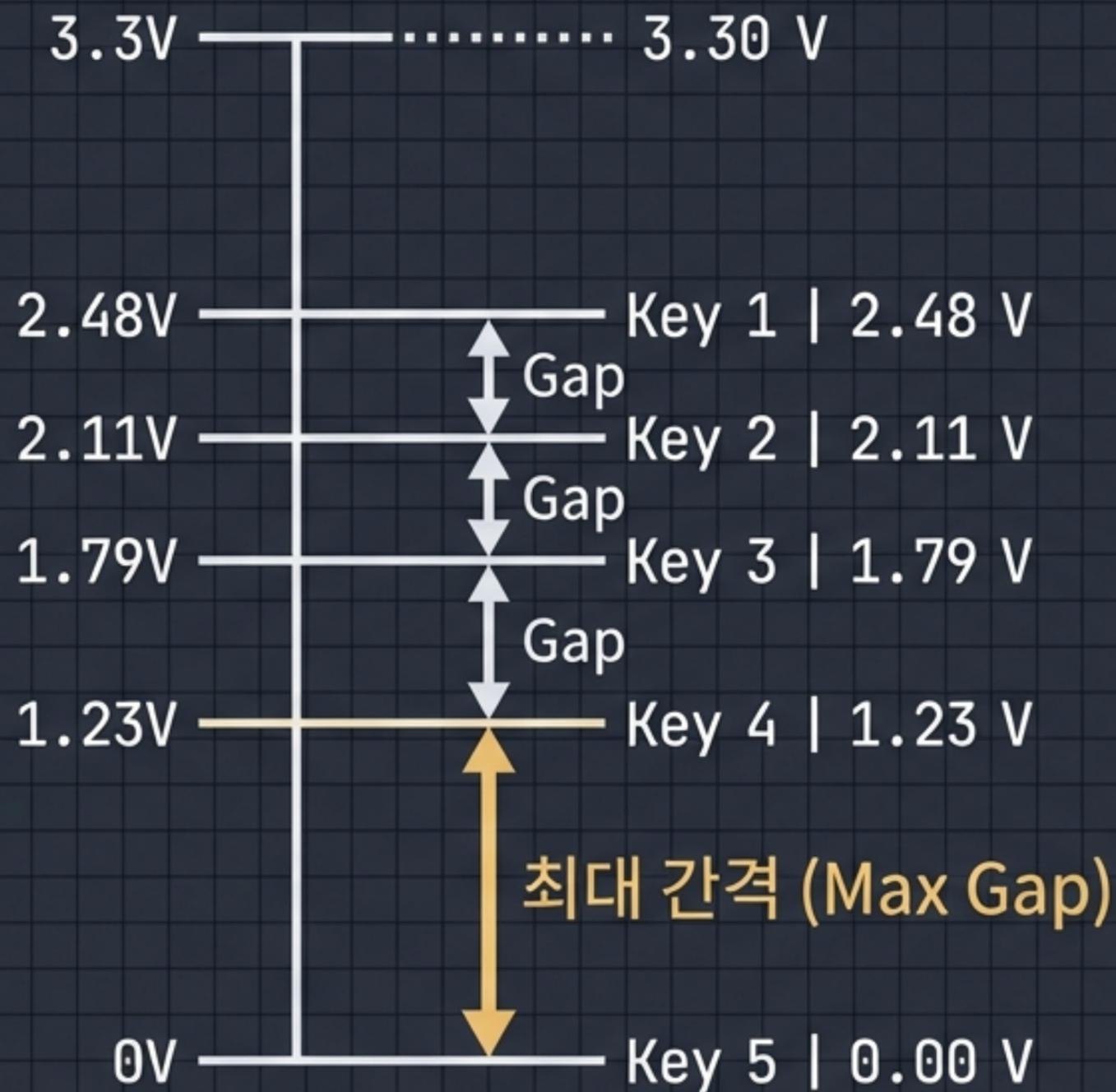
ADC: 0

Key 4와 Key 5 사이의 전압 차이는 1.23V로 가장 큼니다.

데이터 요약: 노드별 ADC 출력값

버튼 (Button)	측정 노드 (Node)	출력 전압 (Vout)	ADC 값 (10-bit)
Key 1	Node 1	2.48 V	769
Key 2	Node 2	2.11 V	654
Key 3	Node 3	1.79 V	555
Key 4	Node 4	1.23 V	382
Key 5	GND	0.00 V	0

전압 간격 및 식별 안정성



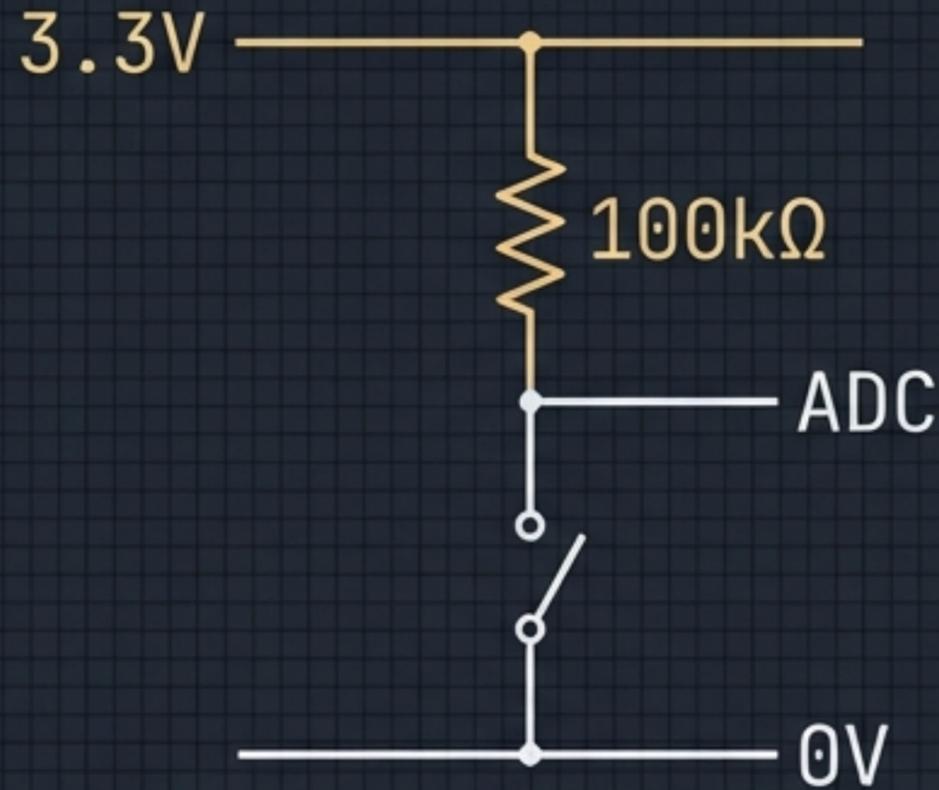
각 키 사이의 간격이 충분히 확보되어, MCU에서 오류 없이 버튼 입력을 판정할 수 있습니다.

설계 주의사항: 플로팅(Floating) 현상



버튼을 누르지 않았을 때 ADC 핀이 연결되지 않은 상태(Open)가 되면,
전압값이 불안정하게 출력될 수 있습니다.

해결 방안: 풀업(Pull-up) 저항 적용



Idle (No Press): 3.3V (Stable High)
Active (Pressed): Divider Voltage

3.3V 대기 상태는 Key 5 (0V)와 완벽하게 구분됩니다.

소프트웨어 구현 가이드

임계값 (Threshold) 설정



각 전압의 중간값을 기준으로 판정 로직을 작성합니다.
하드웨어의 명확한 전압 분배가 소프트웨어의 안정성을 보장합니다.